

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-240676

(43)Date of publication of application : 25.10.1986

(51)Int.Cl.

H01L 27/12

(21)Application number : 60-082783

(71)Applicant : NEC CORP

(22)Date of filing : 18.04.1985

(72)Inventor : OKABAYASHI HIDEKAZU
SAITO SHUICHI**(54) MANUFACTURE OF SEMICONDUCTOR THIN FILM CRYSTAL****(57)Abstract:**

PURPOSE: To form reproducibly large grain size semiconductor thin film crystal having the aligned crystal orientation on an insulating substrate, by depositing a semiconductor thin film on the substrate surface through which fine holes are opened at given intervals, and by melting and solidifying the thin film.

CONSTITUTION: On a silicon single crystal substrate 21, an aluminum thin film 22 is deposited. Next, employing an anodic oxidizing method, a porous aluminum oxide layer 23 and a dense aluminum oxide layer 25 near the interface to the silicon single crystal substrate 21 are formed. By controlling the anodic oxidizing time, fine holes 24 with a diameter below about $0.5\mu\text{m}$ are formed at intervals below about $1\mu\text{m}$ through the porous aluminum oxide layer 23. Next, a polycrystalline silicon thin film 26 is deposited on the surface with being buried in the fine holes 24. After a silicon oxide film 27 is deposited thereon as a surface protecting film, electron beams are scanned over the polycrystalline silicon thin film 26 to melt and solidify the polycrystalline silicon thin film 26, with the result that a large grain-size thin film in which (100) of most crystal grains is aligned to the surface normal direction can be provided.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision]

of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

昭61-240676

⑤ Int.Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)10月25日

H 01 L 27/12

7514-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体薄膜結晶の製造方法

⑯ 特 願 昭60-82783

⑰ 出 願 昭60(1985)4月18日

⑱ 発 明 者 岡 林 秀 和 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑲ 発 明 者 斎 藤 修 一 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑳ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号
 ㉑ 代 理 人 弁理士 内 原 晋

明 細 書

1. 発明の名称

半導体薄膜結晶の製造方法

2. 特許請求の範囲

(1) 基板の非晶質絶縁層に直径約0.5 μ m以下の細孔を約1 μ m以下の間隔で設けた基板の表面に非晶質又は多結晶半導体薄膜を堆積し、該非晶質又は多結晶半導体薄膜を熔融・固化させることを特徴とする半導体薄膜結晶の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、非晶質絶縁層上に半導体薄膜結晶を製造する方法に関する。

〔従来の技術〕

いわゆるSOI(エス・オー・アイ)(Silicon-on-Insulation)の様な絶縁層上に形成された半導体結晶は、集積回路装置等の新しい基板材料もしくは、デバイスの三次元化を可能とする技術として注目されている。非晶質絶縁層(又は基板)上に半導体薄膜結晶を形成する方法の一つとして、

非晶質又は多結晶半導体薄膜をレーザー光や電子ビーム等のいわゆるエネルギービームを照射することによつて該半導体薄膜を短時間熔融した後に該冷固化させることにより結晶化させる方法が提案されている。

〔発明が解決しようとする問題点〕

しかし、単に平坦な非晶質絶縁基板上に堆積した半導体薄膜を熔融・固化させた場合には、熔融領域が固化する際にランダムに結晶核発生が生じるため、固化した膜は種々の結晶方位を有し、かつ、かなり大きくない結晶核より成る多結晶薄膜となる。これを改善する方法として第3図に断面略図を示した如く、非晶質絶縁基板31の表面に階状の凹凸を形成しておくいわゆるグラフォエピタキシーという方法が知られている(例えば、M. W. Geisler ほか著、Journal of Vacuum Science and Technology 誌第16巻6号、1640乃至1643頁所載の論文)。しかし、この方法においては、熔融・固化した場合に得られる結晶方位は、膜の断面形状(例えば、断面が矩形である膜の場合の膜の角度

特開2005-240676(2)

の直角度)に敏感に影響され、結晶方位のそろった大粒径の結晶粒を得ることは困難である。

本発明は、この様な従来法の欠点を改善した新規な半導体薄膜の結晶化法を提供する。

〔問題点を解決するための手段〕

本発明は表面の非晶質絶縁層に直径約0.5 μ m以下の細孔を約1 μ m以下の間隔で設けた基板の表面に非晶質又は多結晶半導体薄膜を堆積し、該非晶質又は多結晶半導体薄膜を溶融・固化させることを特徴とする半導体薄膜結晶の製造方法である。

以下に本発明を図によつて説明する。

第1図(a)において、絶縁基板(又は層)11に直径約0.5 μ m以下の細孔12が約1 μ m以下の間隔で多数設けられた基板を用い、該基板上に第1図(b)に示すように非晶質又は多結晶半導体薄膜13を該細孔12を包み込んで堆積した後、レーザ光や電子線を照射して該半導体薄膜を溶融・固化することにより該半導体薄膜13を結晶化する。本発明による方法を用いることにより、膜法線方向への結晶方位がそろった大きい粒径の半導体結晶薄膜を高い確

(3)

率で形成することができる。この様な効果が得られる原因については、現時点ではまだ明確ではないが、溶融した半導体薄膜が固化する際に、本発明において規定した様な極めて細い孔内では結晶方位がそろった単結晶になり、かつ該細孔内では細孔外平坦部に堆積された膜より早く固化することにより早く結晶化した該細孔内の柱状単結晶が上部の平坦部の膜の固化・結晶化に対して“種”として働き、ためと考えられる。更に、この様な柱状単結晶の“種”が比較的短かい間隔で多数配置されていることも結晶粒径の拡大に有効に働いているものと考えられる。

〔実施例〕
本発明の方法の実施例を第2図の断面図と参照して説明する。第2図(a)において、シリコン結晶基板21上にアルミニウム薄膜22をスパッタリング法によつて堆積する。次に通常の熱処理法により第2図(b)のように多孔質の酸化アルミニウム層23と、シリコン単結晶基板21との界面近傍に緻密な酸化アルミニウム層25とを形成する。第

(4)

第2図(c)の如く減圧CVD法により多結晶シリコン膜28と酸化シリコン膜29とを堆積した後、レーザ光や電子ビーム等を走査し、該多結晶シリコン膜28を溶融・固化することにより結晶化することとなる。この場合には、細孔内のシリコンは前記つて単結晶化されているので、多結晶シリコン膜28を溶融する際に該柱状単結晶シリコン26の周囲まで溶融必要はなく多結晶シリコン膜28との界面近傍部のみ溶融すれば良い。

(5)

また上記実施例における多結晶シリコン薄膜の代りに非晶質シリコン薄膜を用いても良い。

〔発明の効果〕
以上のように本発明による方法によるときに非晶質絶縁基板上に結晶方位のそろった大粒径半導体薄膜結晶を再現性良く形成することができる効果を有するものである。

4.図面の簡単な説明

第1図(a)、(b)は本発明による方法において用いる試料製造の特徴を工程順に示した図、第2図(a)~(c)は本発明による方法の実施例における主要な

(6)

上記実施例を次の様に変形することも可能である。

第2図(c)に示した構造を形成した後、第2図(d)に示すように表面の多結晶シリコンを除去して細孔24内でのみ多結晶シリコン26を残した後、例えばレーザ光を走査して該柱状の多結晶シリコン26を溶融・固化し単結晶シリコン26となす。その後

(5)

(6)

特開昭61-240676(3)

程での試料断面略図、第3図は従来の方法において用いる試料構造の特徴を示す図である。

11…絶縁基板、12…細孔、13…多結晶半導体薄膜、
21…シリコン単結晶基板、22…アルミニウム薄膜、
23…多孔質酸化アルミニウム、24…細孔、25…緻密質酸化アルミニウム、26…多結晶シリコン

特許出願人 日本電気株式会社

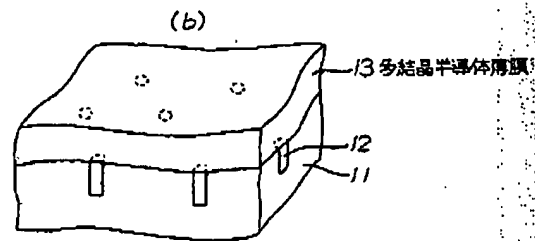
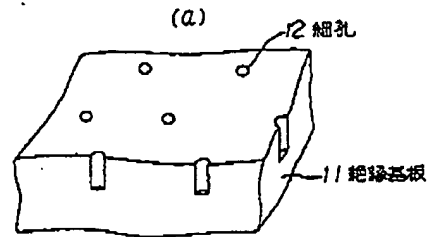
代理人 弁理士

内 原

晋

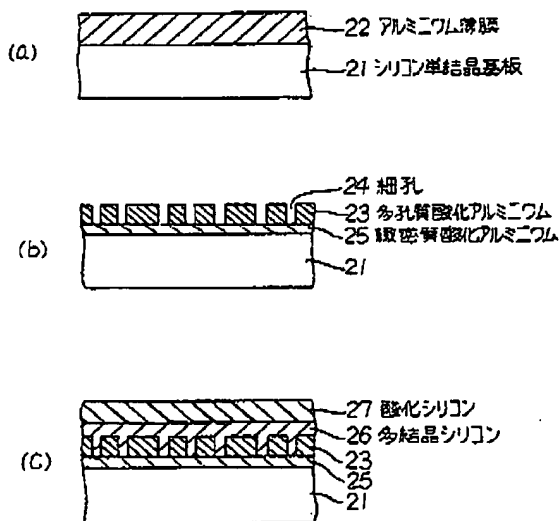


第1図

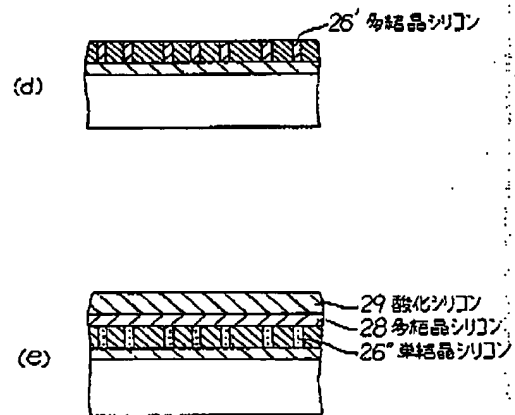


(7)

第2図

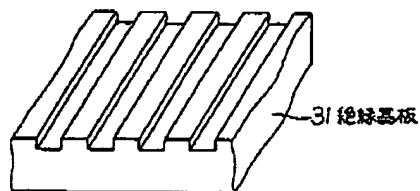


第2図



特開昭61-240676 (4)

第3図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.